



**Hochschule
Bonn-Rhein-Sieg**

ABSCHLUSSBERICHT ZUM BMBF-FÖRDERVORHABEN
ENABLING INFRASTRUCTURE FOR
HPC-APPLICATIONS (EI-HPC)

Ausführende Stelle:
Hochschule Bonn-Rhein-Sieg
Prof. Dr. Rudolf Berrendorf
53754 Sankt Augustin

Gefördert durch das Bundesministerium für Bildung und Forschung

Projektzeitraum: 1. August 2017 - 31. Juli 2019
Förderkennzeichen: 13FH156IN6 (FHInvest 2016)

Beteiligte Professoren (alle Hochschule Bonn-Rhein-Sieg):

- Prof. Dr. Alexander Asteroth
- Prof. Dr. Rudolf Berrendorf (Projektleiter)
- Prof. Dr. Andre Hinkenjann
- Prof. Dr. Paul G. Plöger
- Prof. Dr. Dirk Reith

Inhaltsverzeichnis

1	Einleitung	1
2	Aufgabenstellung	3
3	Planung und Umsetzung	5
3.1	Wissenschaftlicher und technischer Stand zu Projektstart	5
3.2	Planung und Ablauf des Vorhabens	5
4	Verwendung der Zuwendung und erzielte Ergebnisse	7
4.1	Integration und Betrieb des HPC-Rechners	7
4.2	Optimierung von Operationen auf dünnbesetzten Matrizen	11
4.2.1	Optimierte Speicherstrukturen	12
4.2.2	Dynamischer Lastausgleich	16
4.2.3	Weitere Untersuchungen	18
4.3	Molekulare Computersimulationen	19
4.4	Effiziente Mobilität	21
4.5	Alltagsrobuste Roboter	22
5	Nutzen	23
6	Schlussbemerkung	25
	Literatur	27

Kapitel 1

Einleitung

In diesem Abschlussbericht werden entsprechend den inhaltlichen und strukturellen Vorgaben die Ergebnisse des Forschungsvorhabens „Enabling Infrastructure for HPC Applications (EI-HPC)“ (Förderkennzeichen 13FH156IN6) zusammengefasst, das im Rahmen des FHInvest-Programms 2016 des Bundesministeriums für Bildung und Forschung (BMBF) gefördert wurde. Dieses Infrastrukturprojekt wurde an der Hochschule Bonn-Rhein-Sieg in den Jahren 2017-2019 durchgeführt. Das BMBF hatte im Rahmen seines Programms *Forschung an Fachhochschulen* eine Richtlinie zur Förderung von strategischen Investitionen an Fachhochschulen (FHInvest) veröffentlicht [*Bu16]. Die Förderung richtete sich an *strukturbildende Projekte mit Investitionen in Forschungsgeräte, Forschungsanlagen und Demonstratoren mit dem Ziel, die an der FH und den mit ihnen kooperierenden Unternehmen bereits existierende Forschungs- und Innovationspotentiale weiter zu profilieren und dem technologischen Wandel anzupassen*.

Im Rahmen des in 2017 beantragten und bewilligten Projekts sollte durch die zusätzliche Anschaffung eines modernen HPC-Rechners (HPC: High Performance Computing) an der Hochschule Bonn-Rhein-Sieg eine Stärkung von HPC-affinen Vorhaben in mehreren Forschungsschwerpunkten der Hochschule erfolgen. Über die Projektmittel sollte ausschließlich die Investition in einen entsprechenden Rechner getätigt werden, Personalmittel für die Forschung auf diesem Rechner sowie die weitere Infrastruktur zum Betrieb dieses Rechners waren über die Projektmittel nicht gedeckt. Es sollte insbesondere ein Ausbau der vorhandenen Kompetenz in rechen- und datenintensive Anwendungen erfolgen. Der Antrag wurde als Gemeinschaftsantrag von den Professoren A.Asteroth, R. Berrendorf, A.Hinkenjann, P.Plöger und D.Reith der Hochschule Bonn-Rhein-Sieg in Sankt Augustin gestellt. Diese waren mit ihren jeweiligen Forschungsgruppen während der Projektlaufzeit auch die Hauptnutzer des HPC-Rechners.

Kapitel 2

Aufgabenstellung

Neben der Theorie und dem Experiment ist die computergestützte Simulation ein unverzichtbares Instrument in vielen Anwendungsbereichen geworden. In einigen Fachdisziplinen, insbesondere im technisch-naturwissenschaftlichen Bereich, kann bei solchen Simulationen z.B. aufgrund hoher Präzisionsanforderungen / einer hohen Auflösung / einem großen Lösungsraum ein sehr hoher Rechenbedarf anfallen, der über herkömmliche, auch sehr leistungsfähige Workstations bei weitem nicht gedeckt werden kann. Neben Simulationen fallen aber auch in anderen Bereichen sehr rechenintensive Aufgaben an, beispielsweise bei der Verarbeitung sehr großer Datenmengen oder in der Durchführung sehr umfangreicher Parameteruntersuchungen für statistische Aussagen oder explorative Suche. Erst durch die Nutzung sehr leistungsfähiger Parallelrechner werden manche solcher F&E-Projekte und in Unternehmen auch Produktentwicklungen praktisch durchführbar. Eine eigene fachbereichsübergreifende Disziplin hat sich dazu international gebildet, das High Performance Computing (HPC), in der auch neue spezielle Methoden zur Nutzung der dabei eingesetzten parallel arbeitenden Hochleistungsrechner entwickelt und genutzt werden. Dabei werden teilweise auch spezielle Prozessoren eingesetzt (z.B. Grafikprozessoren), die für bestimmte Arten von Anwendungen eine erhebliche Beschleunigung der Berechnung liefern können, aber auch in spezieller Weise programmiert werden müssen.

Primäres Ziel der über das Projekt bereit gestellten Mittel war die Beschaffung und Bereitstellung eines HPC-Rechners einer gehobenen Leistungsklasse für Forscher an der Hochschule Bonn-Rhein. Mit der Beschaffung verbunden war als darauf aufbauende sekundäre Zielsetzung die Ermöglichung bzw. der Ausbau von rechenintensiven Forschungsanwendungen an der Hochschule auf einem solchen Rechner. Diese Forschung an sich war nicht mit der Projektfinanzierung gedeckt, entsprechende Personalressourcen und die umgebende Infrastruktur mussten über weitere Mittel finanziert werden.

Kapitel 3

Planung und Umsetzung

In diesem Kapitel wird in Kurzform auf den technischen Stand vor Projektbeginn, die Planung und Umsetzung eingegangen.

3.1 Wissenschaftlicher und technischer Stand zu Projektstart

An der Hochschule Bonn-Rhein-Sieg gibt es zahlreiche Anwendungen aus unterschiedlichen Disziplinen, die erhebliche Rechenressourcen benötigen. Die vor 2017 an der Hochschule existierenden Parallelrechner konnten den 2017 benötigten und insbesondere den zukünftig projizierten Ressourcenbedarf bei Weitem nicht decken. Insofern bestand die Notwendigkeit der Beschaffung eines wesentlich leistungsfähigeren Rechners, um die geplanten Forschungsvorhaben durchführen zu können.

Die nötige begleitende Infrastruktur zum Betrieb eines solchen HPC-Rechners (klimatisierter Raum, verschiedene Dienste-Server,...) war aufgrund der 2017 schon betriebenen Rechner bereits vorhanden bzw. wurde zeitgleich mit der Beschaffung des neuen Rechners entsprechend den gestiegenen Anforderungen angepasst.

3.2 Planung und Ablauf des Vorhabens

Im Rahmen des Projekts „Enabling Infrastructure for HPC Applications (EI-HPC)“ bestand der wesentliche Teil des Vorhabens aus der Beschaffung, Installation und Integration eines HPC-Clusters in die vorhandene Infrastruktur sowie die Bereitstellung des Clusters für die Nutzer. Anschließend sollten dann mit unterschiedliche Anwendungen, ggfs. nach einer Portierung und Optimierung von Programmen für die beschaffte Clusterarchitektur, im Rahmen des nachfolgenden Produktionsbetriebs die eigentliche Forschung durchgeführt werden. Dabei war auch die Nutzung von Grafikprozessoren für geeignete Anwendungsklassen vorgesehen.

Im August 2017 wurde der Bewilligungsbescheid des BMBF zugestellt, der komplementäre Bescheid des Bundeslands NRW wurde allerdings erst im Dezember 2017 zu-

gestellt, so dass danach erst die konkrete Planung und Beschaffung begonnen werden konnte. Im Frühjahr 2018 fand eine europaweite Ausschreibung statt, der Zuschlag wurde im Mai 2018 erteilt. Erste Teile des Clusters wurden Ende Juni 2018 geliefert, die letzten Komponenten aufgrund längerer Lieferzeiten Anfang September 2018. Zwischen Juli und September fand die kontinuierliche Integration der gelieferten Komponenten in die Gesamtinfrastruktur der HPC-Rechnerumgebung an der Hochschule Bonn-Rhein-Sieg statt. Dies war gleichzeitig verbunden mit einem Umstieg zentraler Software-Komponenten (Betriebssystemversion, Batch-System), um so die zusätzlichen Ressourcen optimal nutzen zu können. Nach einem Testbetrieb im August und Anfang September mit ausgewählten Anwendungen stand Mitte September das Gesamtsystem für den Produktionsbetrieb bereit und wurde von den Anwendern auch entsprechend genutzt. Seit dieser Zeit befindet sich das Gesamtsystem im Produktivbetrieb und wird intensiv genutzt. Die Nutzung wird auch weiter über das Projektende hinaus erfolgen.

Kapitel 4

Verwendung der Zuwendung und erzielte Ergebnisse

Die Beschaffung diente der Modernisierung einer themenbezogenen apparativen Ausstattung an der Hochschule Bonn-Rhein-Sieg im HPC-Umfeld. Im nachfolgenden Abschnitt wird der Rechnerkomplex an sich betrachtet, nachfolgend dann exemplarisch und mit unterschiedlichem Detailgrad Ergebnisse in einzelnen Forschungsfelder und -projekten vorgestellt, die diesen Rechner intensiv genutzt haben.

4.1 Integration und Betrieb des HPC-Rechners

Die Zuwendung wurde vollständig in die Beschaffung eines HPC-Rechners investiert. Der Rechner wurde vom Lieferanten wie bestellt in Form von Einzelkomponenten geliefert, d.h. einzelne Rechner, Netzwerkkomponenten etc. Aus der Vergangenheit gab es an der Hochschule bereits Expertise beim Aufbau eines solchen Rechners basierend aus Einzelkomponenten. Damit war es möglich, für das bewilligte Geld die maximal möglichen Hardwaren-Ressourcen zu bekommen und die Installation und Konfiguration in Eigenleistung zu bewerkstelligen. Diese Einzelkomponenten wurden von Hochschulmitarbeitern in den existierenden Racks im klimatisierten Rechnerraum installiert und in das Gesamtsystem sowohl von der Hardware-Seite als auch Software-Seite integriert. Abbildung 4.1 zeigt den Gesamtrechnerkomplex, der neue Teil ist in der Schemazeichnung grau hinterlegt und stellt eine erhebliche Erweiterung des bisherigen Rechenkapazitäten dar. Bereits vorhanden waren Cluster älterer Generation (und deutlich geringeren Rechenkapazitäten), Spezialsysteme mit Rechenbeschleunigern und sowie zahlreiche Dienste-Server.

Der neue Rechnerteil besteht Hardware-mäßig aus mehreren Teilen mit jeweils eigener Zweckbestimmung:

- 50 Doppelprozessorsysteme mit jeweils 192 GB Hauptspeicher und einer lokalen SSD mit ca. 500 GB Kapazität. Diese sind in Form eines HPC-Clusters über ein Hochgeschwindigkeitsnetzwerk zusammengeschaltet.

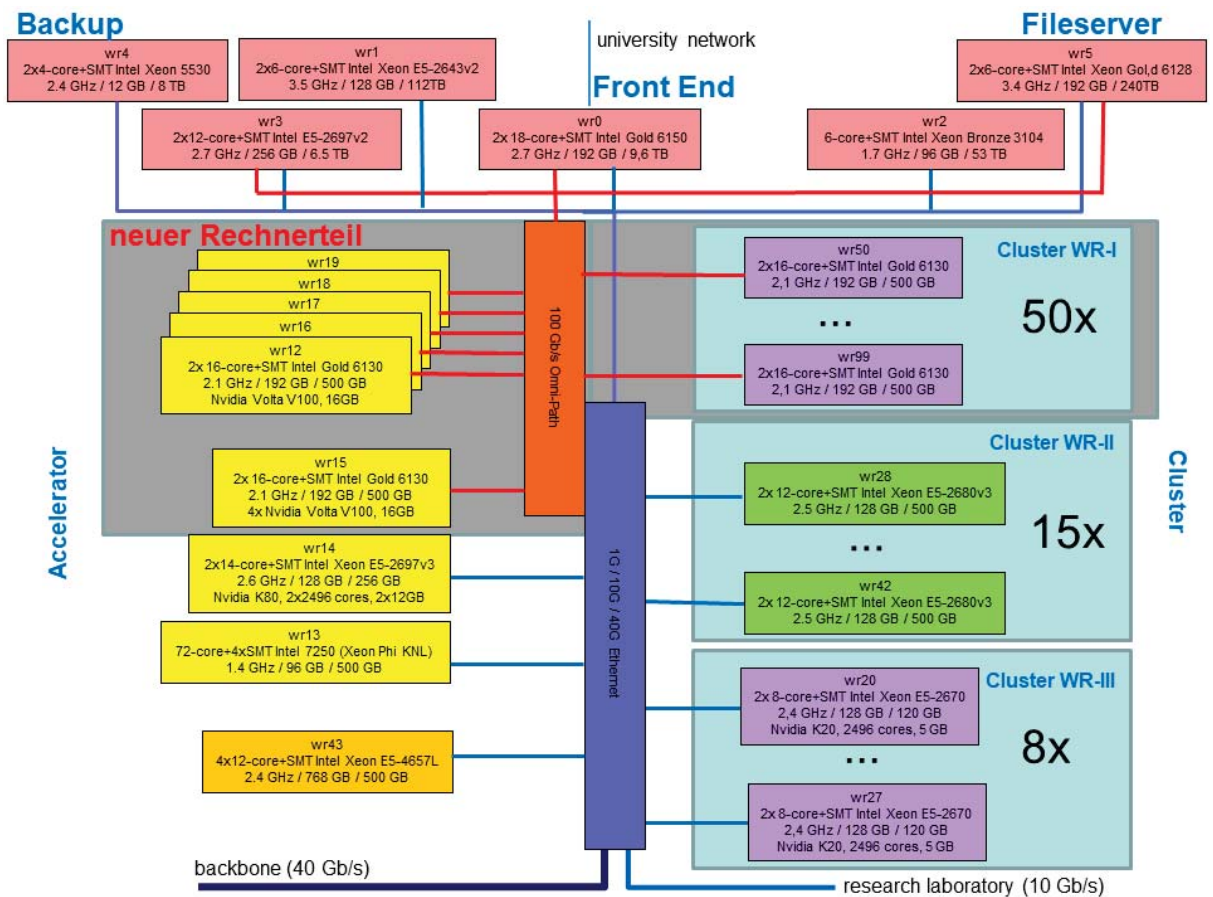


Abbildung 4.1: Integration in den Gesamtrechnerkomplex. Der grau hinterlegte Teil ist der neu beschaffte Teil.



Abbildung 4.2: Vorderseite des neuen Rechners (ersten beiden Racks)

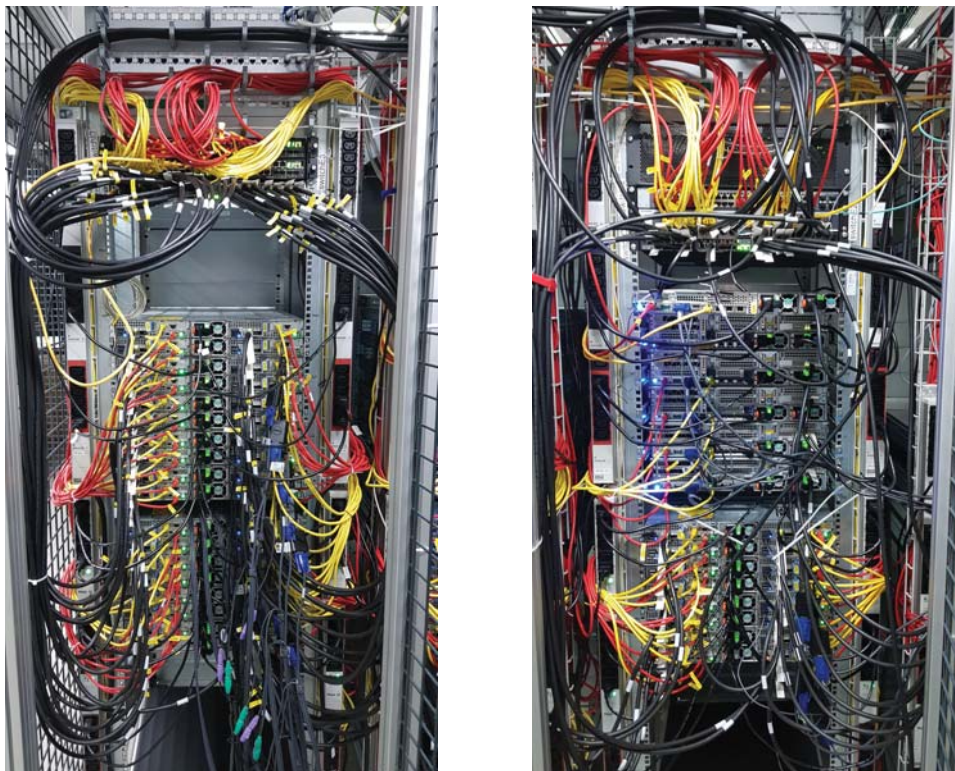


Abbildung 4.3: Rückseite des neuen Rechners

- 5 Doppelprozessorsysteme mit jeweils einem Grafikprozessor Nvidia Tesla V100 PCIe. Weiterhin hat jeder Rechner ebenfalls 192 GB Hauptspeicher und eine lokale SSD mit ca. 500 GB Kapazität.
- 1 Doppelprozessorsystem mit 4 gekoppelten Grafikprozessoren Nvidia Tesla V100 SXM2. Weiterhin hat der Rechner ebenfalls 192 GB Hauptspeicher und eine lokale SSD mit ca. 500 GB Kapazität.
- Ein Hochgeschwindigkeitsnetzwerk Omni-Path 100 Gb/s. Jeder der Rechner hat einen entsprechenden Adapter. Alle Rechner sind über mehrere ggfs. mehrstufige Switche in der Topologie eines Fat Tree miteinander verbunden.

Die 50 Clusterrechner mit Doppelprozessoren bedienen den größten Teil der Rechenlast und auch den größten Teil des Anwendungsspektrums. Jeder der Rechner ist selbst ein Paralleler Rechner mit 64-facher Thread-Parallelität (32 Kerne mit ggfs. jeweils 2-fachem Hyperthreading, wo zweckmäßig nutzbar) und kann aufgrund des gemeinsamen Hauptspeichers, auf den alle Kerne auf einem solchen Rechner zugreifen können, auch thread-basierte Parallelität bedienen. Die Nutzung mehrerer dieser Rechner für einen Programmablauf geschieht üblicherweise über MPI-basierte Parallelisierung (MPI: Message Passing Interface). Hierbei ist das eingesetzte Omni-Path Netzwerk optimiert für kurze Latenzzeiten ($< 2 \mu\text{s}$) und hohe Übertragungsbandbreite (annähernd 100 Gb/s) bei der Kommunikation.

Die insgesamt 9 Grafikprozessoren, verteilt auf 6 Systeme, werden (derzeit) hauptsächlich zum Training von CNN-Modellen o.Ä. genutzt, da die beschafften Grafikprozessoren der neuesten Generation speziell optimierte Hardware-Einheiten (*Tensor Units*) für eben genau diese Art von Operationen haben. Die Anwendungen, die diese Beschleuniger nutzen, können durch die Nutzung dieser neuen Hardware gegenüber der früher verfügbaren Hardware erheblich beschleunigt werden.

Abbildung 4.2 zeigt die Frontseite des neuen Rechnerbaus (die ersten beiden sichtbaren Racks), die Abbildung 4.3 jeweils die Rückseite der beiden Racks. Die dickeren schwarzen Kabel auf den Rückseitenbildern gehören zum Hochgeschwindigkeitsnetzwerk, die roten Kabel binden die Rechner in ein abgeschirmtes Service-Netzwerk ein und die gelben Kabel realisieren die Anbindung an ein Ethernet-Netzwerk, u.a. um allgemeine Dienste von Servern abzurufen.

Durch die wesentliche Erhöhung der Rechenkapazität durch den neuen Rechnerbau wurde es notwendig, auch Teil der Betriebs-Software auszutauschen. U.a. wurde im gesamten Cluster eine neue Betriebssystemversion installiert, um einerseits überhaupt das neuartige Omni-Path Netzwerk unterstützen zu können und andererseits aber auch eine homogene Software-Landschaft auf allen Systemen zu haben.

Weiterhin wurde im Rahmen dieser Installation das Batch-System gewechselt auf Slurm, das mittlerweile in vielen HPC-Installationen weltweit zum Einsatz kommt. Hierdurch sollte dem zu erwartenden erhöhten Job-Durchsatz Rechnung getragen werden.

Von der Inbetriebnahme des neuen Rechnerkomplexes im Produktivbetrieb ab Mitte

Grad der Parallelität	0-49	50-249	250-499	500 - 999	≥ 1000
prozentueller Anteil der Jobs	73,8%	25,7%	<1%	<1%	<1%

Tabelle 4.1: Prozentuelle Aufteilung der Jobs nach Parallelitätsgrad

September 2018 bis Januar 2020 wurden auf dem Rechner insgesamt ca. 275.000 Jobs abgearbeitet, im Durchschnitt also ca. 500 Jobs pro Tag.

Tabelle 4.1 zeigt eine Statistik über die Größe (im Sinne von Grad der Parallelität) aller ausgeführten Jobs. Die Grafikprozessornutzung wurde dabei nicht berücksichtigt. Dabei zeigt es sich, dass der überwiegende Teil der Programmläufe einen eher moderaten Grad an Parallelität nutzt (<250-fache Parallelität). Dies ist z.B. bei vielen Parameteruntersuchungen auch sinnvoll, von der dann aber eine sehr hohe Zahl gleichzeitig anfällt, was auch die hohe Anzahl an Jobs erklärt. Ein höherer Parallelitätsgrad bei dieser Art von Anwendungen würde zwar zu einer verkürzten Laufzeit pro Programmablauf führen, andererseits aber auch aufgrund von Skalierungseigenschaften typischerweise auch zu einer (leicht) sinkenden Effizienz pro Programmablauf und damit den Gesamtdurchsatz über aller Berechnungen gesehen reduzieren.

Die Nutzungsstatistik bezogen auf die Nutzer zeigt das auf HPC-Systemen übliche Bild, dass ein relativ kleiner Teil der Nutzer den größten Teil der Rechenkapazität abrufen. Hier haben die Forschungsgruppen der 5 Antragsteller mehr als 90% der genutzten Rechenzeit beansprucht.

4.2 Optimierung von Operationen auf dünnbesetzten Matrizen

Die Resultate dieses Projekts werden detaillierter vorgestellt. Dünnbesetzte Matrizen haben, wie der Name schon sagt, eine extrem dünne Besetzungsstruktur der Matrix mit Nichtnullelementen. Oft sind pro Matrixzeile weniger als 100 Einträge ungleich Null. Da solche Matrizen je nach Anwendung sehr groß werden können (quadratische Matrizen der Größe $n \times n$ etwa mit $n = 10^9$), sind Matrizen dieser Größe als herkömmliche dichte Matrizen in einer Programmiersprache etwa in der Form `double a[n][n]` schon aufgrund der damit verbundenen Speicheranforderungen auch auf größten Rechnern nicht mehr speicherbar. In der Historie wurden verschiedene Speicherformate für solche Matrizen entwickelt, die in geeigneter Weise ausschließlich oder im Wesentlichen nur die Nichtnullelemente zusammen mit Indizierungsinformationen gespeichert, was eine erheblich geringere Speicherkomplexität hat: statt $O(n^2)$ nur noch $O(nnz)$, wobei nnz die Anzahl der Nichtnullelemente bezeichnet. [*Bo16] gibt eine Übersicht über mehr als 50 Speicherformate, die dazu im Laufe der Zeit entwickelt wurden.

Dünnbesetzte Matrizen spielen in vielen Anwendungsklassen eine große Rolle. Die Multiplikation einer solchen Matrix mit einem Vektor (SpMV: Sparse Matrix Vector Multiply) ist dabei eine elementare Operation, die z.B. in iterativen linearen Gleichungslösern

(oft der rechenintensivste Teil vieler Anwendungen) wiederholt sehr oft ausgeführt wird. Eine effiziente Realisierung ist deshalb von großer praktischer Bedeutung.

Im Rahmen dieses Projekts wurden primär zwei Untersuchungen mit Bezug zu dünnbesetzten Matrizen betrachtet.

4.2.1 Optimierte Speicherstrukturen

Bei zwei Untersuchungen ging es um die Entwicklung von hochoptimierten Speicherformaten für dünnbesetzte Matrizen. Hier gibt es eine Reihe von Faktoren, die auf die Leistung der SpMV-Operation bei einem bestimmten Speicherformat Einfluss nehmen können, so insbesondere, aber nicht ausschließlich die Besetzungsstruktur der Matrix oder die Zielrechnerarchitektur. Für bestimmte Besetzungsstrukturen, wie etwa für Diagonal- oder Bandmatrizen, gibt es bereits optimierte Speicherformate. Möchte man aber für den allgemeinen Fall, d.h. beliebige Besetzungsstrukturen der Matrix, ein einheitliches Format, so ist die Entwicklung eines Speicherformats für die hocheffiziente Ausführung der SpMV-Operation auf möglichst vielen Hardware-Architekturen eine sehr komplexe Angelegenheit. Hier spielen zahlreiche Faktoren rein, die es insgesamt zu berücksichtigen gibt. U.a. sind dies eine Reduzierung des benötigten Speicherübertragungsvolumens (die SpMV hat eine sehr geringe Berechnungsdichte / *computational density*), die Nutzung von Vektoreinheiten, das parallele Zugriffsmuster auf den Speicher, die Nutzung von Threadparallelität und die Lastbalance zwischen Threads. Ein weit verbreitetes allgemeines Speicherformat ist CSR (*Compressed Sparse Row*) [Sa03], das auf CPU-basierten Systemen auch oft sehr gute Leistungswerte bei vielen dünnbesetzten Matrizen zeigt.

In einem ersten Ansatz zu optimierten Speicherformaten wurde speziell für Mehrkern- und Mehrprozessorsysteme ein neues Speicherformat DynB entwickelt [RBE⁺17], das in dünnbesetzten Matrizen (beliebige) rechteckige Blöcke von weitgehend Nichtnull-elementen einmalig pro Matrix im Erzeugungsprozess detektiert und diese auch als dichte Matrixblöcke speichert, zusammen mit Indizierungsinformationen. Den Grad an erlaubtem Speicheroverhead durch Nullelemente in solchen Blöcken kann bei der Detektierung angegeben werden, um so ggfs. die Anzahl der Blöcke zu minimieren bzw. den Speicheroverhead. Für eine kleine Anzahl an festen Blockgrößen, die den größten Teil der gefundenen Blöcke in den genutzten über 100 Testmatrizen ausmachte, wurden dann hochoptimierte Programmkerne ausgerichtet auf diese fixe Struktur entwickelt, teilweise unter Zuhilfenahme von Intrinsics für eine bestimmte Prozessorarchitektur auf Assemblerniveau. Durch die fixe Größe der Blöcke konnte gezielt optimaler Code auf Vektoreinheiten (PC-Prozessoren, Intel Xeon Phi wie auch Grafikprozessoren) angegeben werden. Die Auswertungen ergaben, dass die Erkennung der Blöcke zwar recht aufwändig ist (i.W. aufgrund des gewählten prototyp-mäßigen einfachen und sequentiellen arbeitenden Verfahrens), die Ausführung der SpMV-Operation aber sehr effizient für eine Vielzahl von Testmatrizen mit sehr unterschiedlicher Besetzungsstruktur erfolgt und oft zu den besten der untersuchten Speicherformaten zählt. Insbesondere, wenn die Matrix aufgrund der Diskretisierung des Ursprungsproblems eine ausgeprägte

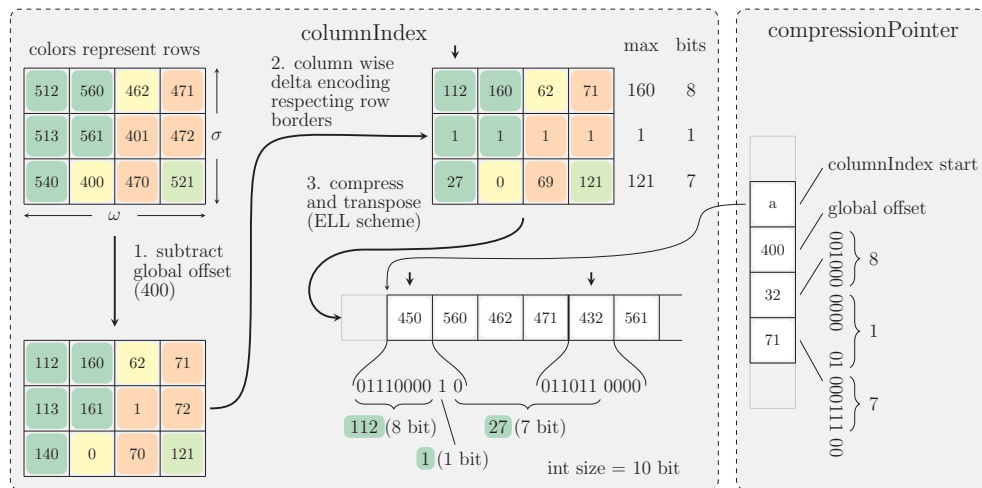


Abbildung 4.4: Vereinfacht dargestelltes CSR5BC Format. Eine 3x4 Kachel ist dargestellt.

Blockstruktur besitzt, ist dieses Speicherformat vorteilhaft.

In einem zweiten Ansatz zu optimierten Speicherstrukturen wurden erstmalig betrieben und veröffentlicht eine systematische Anforderungsanalyse zu Speicherformaten für dünnbesetzte Matrizen auf aktuellen Rechnerarchitekturen [EBM17]. Das Ergebnis waren 6 Kernanforderungen (*strong requirements*, Muss-Kriterien) sowie 8 zusätzliche Anforderungen (*weak requirements*) an ein Speicherformat für dünnbesetzte Matrizen, so dass die SpMV effizient auf modernen Rechnerarchitekturen ausgeführt werden kann. Keine der bis dahin bekannten Speicherformate unterstützt alle Anforderungen. Aufbauend auf dieser Anforderungsanalyse wurden 3 zusätzliche neue Speicherformate entwickelt: CSR5BC (CSR5 Bit Compressed), HCSS (Hybrid Compressed Slice Storage) und LGCSR (Local Group Compressed Sparse Row) entwickelt. Jedes Format wurde für spezielle Einsatzzwecke hoch optimiert, kann aber zusätzlich mit hoher Leistung auch als allgemeine Speicherformate genutzt werden, d.h. für beliebig strukturierte Matrizen. Eine Basisidee für alle 3 Formate, die sich auch in der Namensgebung Niederschlag findet, ist die Komprimierung von (Indizierungs-)Informationen, so dass die zu übertragende Datenmenge vom Hauptspeicher zum Prozessor, einer der größten Leistungslimitierungen heute und in absehbarer Zukunft, reduziert wird.

Das CSR5-Format [LV15] wurde vor einigen Jahren von Weifeng Liu publiziert und ist optimiert zur Ausführung auf Grafikprozessoren. Das von uns entwickelte CSR5BC Speicher Format erweitert dieses Format über einen zusätzlichen Indexkompressionsansatz, so dass (unter Inkaufnahme von etwas mehr Metainformation und Berechnungsaufwand) die Indizes für Nichtnullelemente komprimiert werden können, was die benötigte Speicherbandbreite reduziert. In Abbildung 4.4 ist die wesentliche Idee der Komprimierung skizziert. Es werden immer Kacheln des ursprünglichen CSR5-Formats betrachtet. In einem ersten Schritt wird der Indexzahlenraum über zwei Techniken reduziert. Erstens wird der kleinste Spaltenindex der Kachel (globaler Offset) ermittelt und von allen Spaltenindizes subtrahiert (im Beispiel der Wert 400). Danach wird eine spaltenwei-

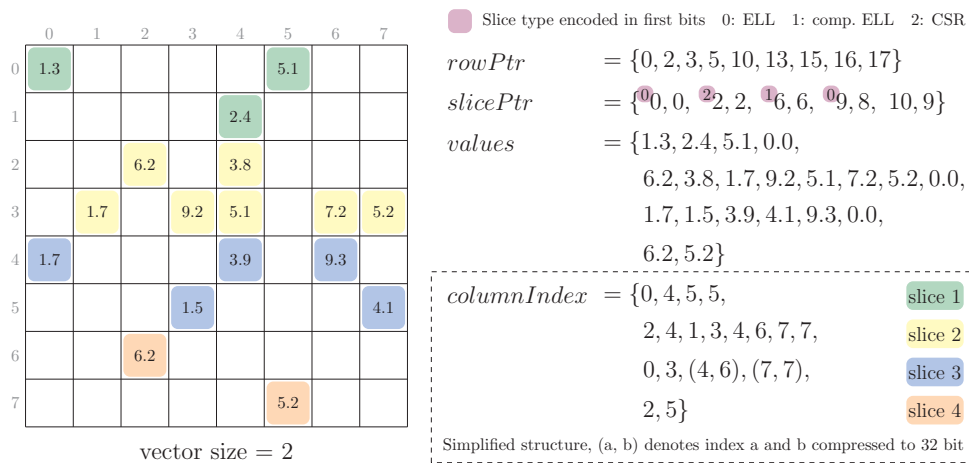


Abbildung 4.5: Vereinfachend dargestelltes HCSS Format.

se Delta-Kodierung vorgenommen, wobei Zeilenbegrenzungen respektiert werden (d.h. wenn eine neue Zeile beginnt, wird das Delta zurückgesetzt). Nach diesem Komprimierungsschritt wird für jede Zeile der Kachel der größte Spaltenindex ermittelt, sowie die minimal nötige Anzahl an Bits, um diesen zu speichern. Die Anzahl der Bits, mit denen dann alle Spaltenindizes gespeichert werden, ist identisch zu diesem ermittelten Maximalwert. Auf Grafikprozessoren und Vektoreinheiten von Prozessoren findet die SpMV-Berechnung von Elementen der gleichen Matrixzeile parallel statt. Durch diese Speichertechnik wird gewährleistet, dass alle solche Speicherzugriffe auf aufeinanderfolgende Speicheradressen stattfindet (*coalesced memory access*), ein sehr wichtiger Optimierungsaspekt speziell auf Grafikprozessoren.

Das zweite neu entwickelte Format HCSS wurde speziell für PC-Prozessoren (bzw. den Intel Xeon Phi) mit Vektoreinheiten entwickelt. In diesem hybriden Speicherformat wird die Gesamtmatrix in Kacheln einer festen Größe unterteilt. Diese Größe ist identisch zur Breite der Vektoreinheiten der Zielarchitektur. Jede Kachel wird dann wiederum in einem im Prinzip beliebigen Format gespeichert und bei der SpMV-Operationen verarbeitet, die aufgrund der Besetzungsstruktur dieser Kachel am besten geeignet ist. Im Rahmen des Forschungsprojekts wurden drei Formate dabei konkret betrachtet: ELL-pack (ELL), komprimiertes ELL und ein modifiziertes CSR. Siehe [EBM17] für die Motivation und eine genaue Erläuterung dieser Formate. Abbildung 4.5 zeigt ein Beispiel dazu.

Das letzte neue entwickelte Format LGCSR basiert auf dem häufig genutzten CSR-Format und ist optimiert für dünnbesetzte Matrizen, in denen in Zeilen zusammenhängende 1D-Blöcke von Nichtnullwerten häufig vorkommen (siehe Abbildung 4.6). Auch hier ist der Ansatz, dann man die Nichtnullwerte als solche speichert, die Indizierungsinformation aber in einer geeigneten Weise komprimiert speichert. Für jeden erkannten Block wird die Spalteninformation des ersten Elements (deltakodiert zum vorhergehende Block) und die Größe des Blocks in Anzahl Elementen gespeichert. Diese komprimierte Spalteninformation sowie die Größe des Blocks wird dann in einem sogenannten Paket

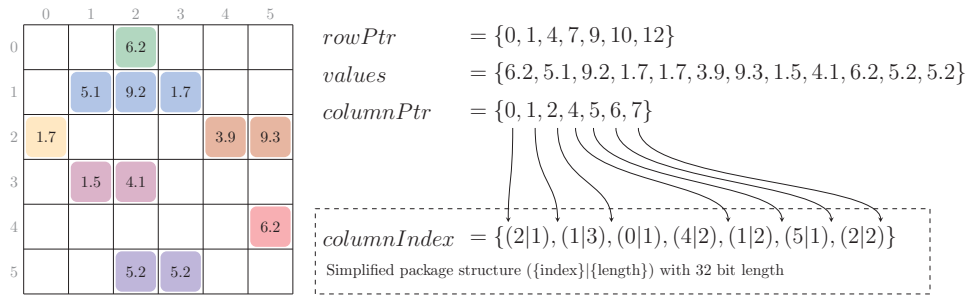


Abbildung 4.6: Vereinfachend dargestelltes LGCSR Format.

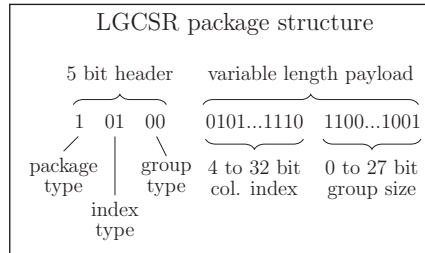


Abbildung 4.7: Detaillierte Darstellung der Paketstruktur des LGCSR Formats.

(*package*) weiter komprimiert (siehe Abbildung 4.7).

Abbildung 4.8 zeigt die Reduzierung des Speicheranforderungen für die drei Formate, verglichen mit dem Standard-CSR-Format. Angegeben sind die Resultate als Box-Plots über die Einzelresultate zu insgesamt 78 großen Testmatrizen der Suite Sparse Matrix Collection (früher Florida Sparse Matrix Collection) [DHK][DH10].

In Abbildung 4.9 ist der Leistungsvergleich der SpMV-Operation mit den neu entwickelten Formaten gezeigt, zusammen mit den am besten abschneidenden weiteren Formaten. Die Leistung ist jeweils angegeben als Speedup zu dem am besten abschneidenden Format der hochoptimierten Herstellerbibliothek auf der jeweiligen Hardware-Plattform. Dies ist auf der CPU-Plattform bzw. Xeon Phi Prozessor die Intel MKL (Math Kernel Library) mit dem CSR-Format und auf der Grafikkonsoleplattform die Nvidia cuSPARSE Bibliothek unter Verwendung des Formats HYB. Die Ergebnisse sind wiederum dargestellt als Boxplot über alle verwendeten 78 Testmatrizen. Die Ergebnisse zeigen, dass die neu entwickelten Formate LGCSR, HCSS und DynB auf den CPU-Plattformen im Median besser abschneiden als die Herstellerimplementierung. Bei LGCSR und Dynb jeweils mit größerer Streuung der Werte, das Format HGSS mit relativ konstanter Beschleunigung, also unabhängig von der Matrixbesetzung. Auch auf der Intel Xeon Phi Plattform war das HCSS Format (wie auch unsere eigene hochoptimierte CSR-Implementierung) besser als die Herstellerimplementierung. Auf der Grafikkonsoleplattform zeigte nur das neue CSR5BC-Format leicht bessere Leistung (im Median 3,2%) im Vergleich zur cuSPARSE-Implementierung.

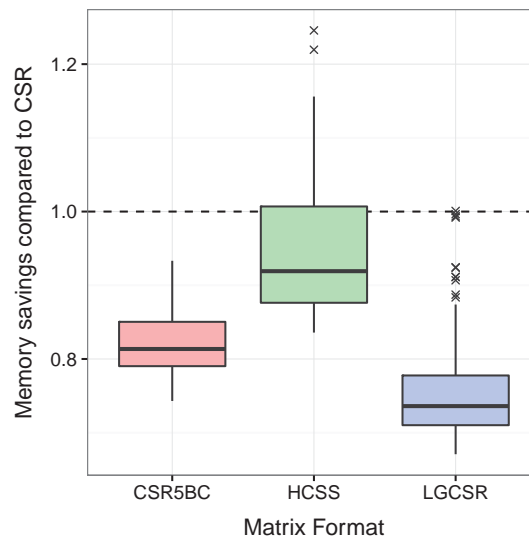


Abbildung 4.8: Reduzierung des Speicheraufwands der 3 neuen Formate verglichen zu CSR.

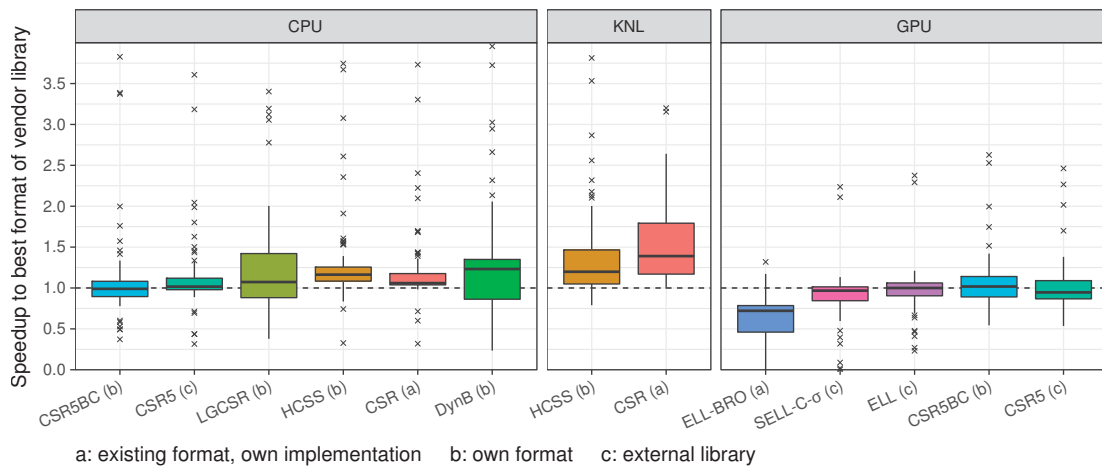


Abbildung 4.9: Leistung der neuen Formate im Vergleich zu dem am besten abschneidenden Speicherformat der optimierten Hersteller-Bibliothek auf jeweils drei Hardware-Plattformen.

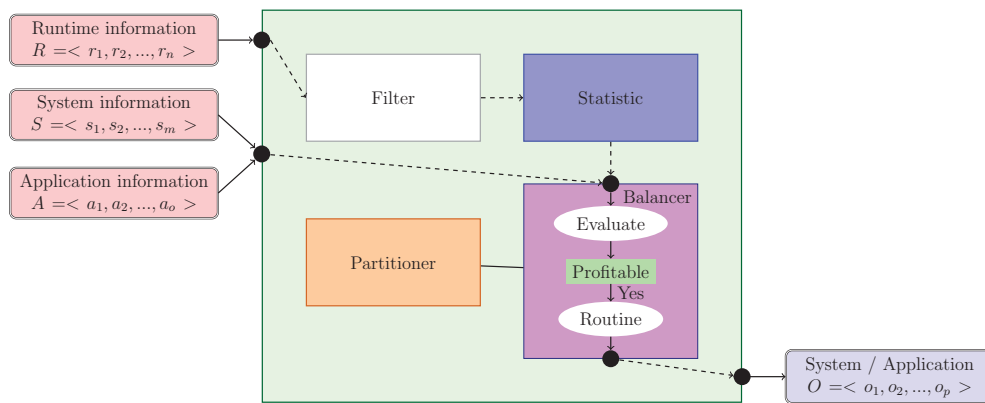


Abbildung 4.10: Aufbau des adaptiven Frameworks für Lastbalance.

4.2.2 Dynamischer Lastausgleich

Bei der zweiten Untersuchung ging es um adaptiven dynamischen Lastausgleich auf Mehrprozessor-NUMA-Systemen (NUMA: Non-Uniform Memory Access) bei der SpMV-Operation [NBM18]. Initial wird eine Aufteilung für die parallele Bearbeitung einer SpMV-Operation ermittelt, d.h. welcher Thread welchen Matrixteil bei der Multiplikation bearbeiten soll. Trotz sorgfältiger Aufteilungsstrategie kann es jedoch zu späteren Lastungleichgewichten bei der Ausführung der SpMV kommen, die insbesondere bei hohen Threadzahlen zu einer Reduzierung der Leistung führen. Da die SpMV-Operationen typischerweise sehr oft wiederholt auf der gleichen Matrix ausgeführt wird, führt dies zu einer spürbaren Verlangsamung der Programmausführung. Die Idee in diesem Projekt war es, dass man mit geringem Overhead zur Laufzeit Leistungsdaten mit Bezug zum Lastungleichgewicht ermittelt, diese statistisch auswertet und mit Hilfe entsprechender Verfahren eine modifizierte Aufteilung ermittelt. Dies Vorgehen kann auch iterativ wiederholt werden.

Abbildung 4.10 zeigt den Aufbau des entwickelten Frameworks für adaptiven Lastausgleich. Dem Teil, der für die statische Filterung von Entscheidungsdaten zuständig ist, werden neben Systeminformationen (u.a. Anzahl genutzter Threads) und Anwendungsinformation (u.a. Größe der Matrix) Laufzeitinformationen übergeben, wie lange ein Thread bei der letzten SpMV-Ausführung für die Bearbeitung seines Arbeitsanteil benötigt hat. Da es aufgrund externer Einflüsse (z.B. aufgetretener Interrupt, der von einem Prozessorkern bearbeitet wurde oder anderer Cache-Inhalt) zu Laufzeitunterschieden / Rauschen trotz gleicher Eingabedaten kommen kann, müssen die Laufzeitinformationen statistisch gefiltert werden. Hierbei wurden mehrere Ansätze untersucht und nach einer Evaluation der *Exponentially Weighted Moving Average* (EWMA) ausgewählt.

Das Statistik-Modul nimmt die gefilterten Laufzeitdaten und ermittelt Handlungsbedarf, d.h. ob ein Lastungleichgewicht vorliegt oder nicht. Bei einer Normalverteilung der Daten besteht kein Handlungsbedarf, ansonsten wird ein Lastungleichgewicht erkannt und mit Hilfe von Standardabweichung σ , Verzerrung (*skewness*) g_1 und Wölbung (*kurtosis*) g_2 beschrieben. g_1 gibt Informationen dazu, ob mehr Threads über- bzw. un-

System	Parallelism	Exact-Bisection					Piecewise-Approximation					Double-Shift				
		CSR	ESB	LG.	VBL	\bar{x}_h	CSR	ESB	LG.	VBL	\bar{x}_h	CSR	ESB	LG.	VBL	\bar{x}_h
A	48	1.09	0.93	1.02	1.05	1.04	1.09	1.01	0.93	1.13	1.03	1.07	0.95	1.02	1.02	1.04
	52	1.10	1.15	1.17	1.10	1.14	1.16	1.04	1.23	1.09	1.14	1.08	0.95	1.25	1.07	1.10
	96	1.05	0.95	1.14	1.08	1.07	0.99	1.05	1.18	1.20	1.12	1.00	0.97	1.12	1.08	1.04
	\bar{x}_h	1.08	1.05	1.12	1.08	1.09	1.09	1.03	1.08	1.13	1.09	1.06	0.96	1.12	1.05	1.06
	B	28	1.02	1.02	0.96	1.36	1.10	1.07	1.04	1.15	1.33	1.21	1.05	1.04	1.14	1.12
30	1.09	1.13	1.31	1.30	1.19	1.08	1.12	1.36	1.31	1.21	1.04	1.12	1.38	1.12	1.16	
56	1.02	1.05	0.94	1.36	1.09	1.05	1.03	1.13	1.32	1.20	1.03	1.09	1.10	1.00	1.08	
\bar{x}_h	1.07	1.10	1.08	1.34	1.15	1.08	1.09	1.24	1.32	1.21	1.04	1.10	1.26	1.11	1.14	
Summarized Speedup		1.12					1.15					1.10				

Tabelle 4.2: Erreichte Speedups der adaptiven Lastbalancierung.

terlastet sind. g_2 beschreibt, ob das Lastungleichgewicht gleichmäßig oder durch wenige sehr hohe Abweichungen bedingt ist. Mit Hilfe der Standardabweichung können dann problematische Threads ermittelt werden.

Das Balancing Modul entscheidet, ob in diesem Schritt die Last tatsächlich balanciert werden soll oder nicht. So ist u.a. konfigurierbar, dass nach maximal n Ausbalancierungsschritten keine weitere Versuche unternommen werden sollen.

Das Partitioning Modul nutzt diese Informationen dann, um eine Umverteilung von Arbeit zu erreichen. Hierzu werden eindimensionale Aufteilungsgrenzen der zu bearbeitenden dünnbesetzten Matrix in globaler Weise so verschoben, dass bei der nächsten Ausführung der SpMV-Operation unterbelastete Threads einen größeren (zusammenhängenden) Anteil der Matrix zugewiesen bekommen und überbelastete Threads einen kleineren Anteil. Hierzu wurden mehrere Verfahren untersucht (modifizierte exakte Bisektion, stückweise Approximation, doppeltes beidseitiges Shiften).

Die zusammengefassten Resultate der Evaluation sind in Tabelle 4.2 zu sehen. Den Resultaten zugrunde liegen Untersuchungen mit insgesamt 79 verschiedenen Eingabematrizen, mehrere Grade an Parallelität, zwei verschiedene Hardware-NUMA-Plattformen, drei verschiedene Lastbalancierungsverfahren und 4 verschiedene Speicherformate für dünnbesetzte Matrizen. Zusammenfassend kann gesagt werden, dass durch die adaptive Lastbalancierung über alle Meßreihen pro Aufteilungsverfahren hinweg gesehen eine Beschleunigung von 10-15% erreicht werden konnte. Der Meß- und Auswertungsoverhead für das Framework liegt bei weniger als 1% der Laufzeit über 1000 SpMV-Operationen gesehen. Innerhalb von maximal 5 Lastausgleichsrunden wurden eine stationärer Lastausgleichszustand erreicht.

4.2.3 Weitere Untersuchungen

Im Rahmen von Masterabschlussarbeiten wurden weitere Untersuchungen durchgeführt. Eine Abschlussarbeit beschäftigte sich mit dem Ansatz, ob und wie Task Parallelität sinnvoll bei der SpMV-Operation auf Mehrprozessorsystemen (insbesondere NUMA-Systemen) genutzt werden kann [Han17]. Hierbei zeigte sich, dass aktuelle Nutzungs-

formen der Task-Parallelität, wie sie etwa in OpenMP [*Op18] verfügbar sind, weniger effizient für diese Art von Operation sind und gegenüber der „herkömmlichen“ Parallelisierung in diesem Bereich über strukturierte Schleifenparallelität deutlich im Nachteil ist. Der Grund liegt in dem fehlenden Zusammenspiel von Task-Parallelität zur Kontrolle der Parallelität mit Datenlokalität in NUMA-Systemen, hier insbesondere die fehlenden Affinität von Daten zu der Bearbeitung dieser Daten auf Rechenkernen. In dem untersuchten OpenMP-Ansatz gab es zur Zeit der Durchführung dieser Untersuchung dafür nur rudimentäre Unterstützung, die sich als nicht ausreichend erwiesen hat. In den neuesten OpenMP-Previews werden erste zusätzliche Ansätze in dieser Richtung diskutiert, aber auch diese werden die Erfordernisse bei dieser Art von Operationen wie der SpMV nicht hinreichend bedienen können.

In einer weiteren Arbeit wurden Ansätze der Parallelisierung von Preconditionern und das Zusammenspiel mit Speicherformaten für dünnbesetzte Matrizen auf Rechnern mit gemeinsamem Speicher untersucht [Bri17]. Untersucht wurden verschiedene Klassen von Preconditioner-Ansätzen (einfacher Jacobi, ILU-Faktorisierung, AMG, Sparse Approximate Inverse), gekoppelt mit unterschiedlichen Parallelisierungsstrategien (u.a. domain decomposition, multilevel, blocking, task-basiert), und hier auch unterschieden zwischen der Setup-Phase und Iterationsphase eines Preconditioners. In den Ergebnissen zeigte sich insgesamt – wie auch nach den publizierten Erkenntnissen anderer nicht anders zu erwarten – kein einheitliches Bild, so dass sich ein Ansatz als klarer Favorit gezeigt hätte. Vielmehr zeigen unterschiedliche Ansätze in Abhängigkeit der Eingabedaten (u.a. Besetzungsstruktur, Symmetrie und Größe der Matrix) unterschiedliches Verhalten in Bezug auf Laufzeit, Skalierbarkeit, Konvergenz und Speicherbedarf.

Als vorbereitende Arbeit zur Entwicklung von Verfahren zum dynamischen Lastausgleich auf Rechnern mit verteiltem Speicher (d.h. unter Nutzung von MPI) wurden Ansätze untersucht, wie man verteilt gespeicherte dünnbesetzte Matrizen effizient global umverteilen kann [Wei17]. Dies wäre zum Beispiel dann notwendig, wenn der derzeitige Lastzustand des Gesamtsystems nicht zufriedenstellend ist (z.B. aufgrund einer nicht-optimalen Initialverteilung) und eine Umverteilung von Daten und damit einhergehend auch einer Umverteilung der Berechnung notwendig macht. Im Rahmen einer solchen Umverteilung ist auch je nach genutztem Speicherformat für eine dünnbesetzte Matrix eine komplette lokale Restrukturierung der Speicherung des lokalen Matrixanteils notwendig, was evtl. einen größeren Aufwand mit sich ziehen kann. In der Arbeit wurden mehrere Optimierungsaspekte betrachtet, so u.a. die Reorganisation der lokalen Daten abhängig vom genutzten Speicherformat, das Scheduling des Nachrichtenversands/-empfangs im Gesamtsystem sowie die Art der MPI-Kommunikation. Ein Ergebnis war, dass die Wahl der umzuverteilenden Matrixzeilen einen größeren Leistungseinfluss hat, so dass eine Kopplung des Auswahl- und Umverteilungsmoduls sinnvoll ist. Weiterhin hat sich gezeigt, dass ein gezieltes Scheduling der Kommunikation zuerst in Nachbarn und danach anschließend mit weiter entfernten Partnern (was bei vielen Umverteilungsverfahren auch eher weniger genutzt wird) der vorteilhafteste Ansatz war.

Bei dieser Untersuchung zahlte sich insbesondere das große zur Verfügung stehende Gesamtlustersystem aus, das einen hohen Grad an Parallelität bereit stellte (> 1000). Bei diesem hohen Grad an Parallelität wurden Probleme erkannt, die bei einer kleineren Konstellation nicht bzw. nicht in dieser Wirkung auftraten.

4.3 Molekulare Computersimulationen

Bei molekularen Computersimulationen werden reale physikalische bzw. chemische Systeme mithilfe von mathematischen Modellen dargestellt. Dies erlaubt einen Einblick in Prozesse und Phänomene, die sich auf der (sub-)atomaren Ebene abspielen und ermöglichen somit die Erforschung neuer Substanzen, Prozesse oder Verfahren.

Ein Forschungsschwerpunkt sind Kraftfelder, die eine essentielle Komponente der molekularen Computersimulationen sind. Durch eine Verbesserung der Kraftfelder steigert sich die Genauigkeit der Computersimulationen, sodass Vorhersagen über bspw. Stoffeigenschaften genauer werden oder sich das Verhalten eines Systems besser bzw. für einen längeren Zeitraum abbilden lässt. Die in diesem Bereich entstandenen Veröffentlichungen sind: [KPH⁺19, BFRK19, KSK⁺17, HKK⁺17, SKR17, KSH⁺17, KPH⁺17]

Für Molekulardynamik (MD) Simulationen, die das dynamische Verhalten eines Systems über eine Zeitspanne modellieren, müssen sehr viele Daten gespeichert und verarbeitet bzw. große Gleichungssysteme gelöst werden. Hierfür wird ein leistungsstarkes Computersystem benötigt, das durch das Projekt EI-HPC bereitgestellt werden konnte. Eine Veröffentlichung zu diesem Bereich ist: [VBB⁺18]

Eine weitere Art der molekularen Computersimulation sind die sogenannten Quantenmechanischen (QM) Simulationen. In diesem Anwendungsbereich müssen sehr komplexe mathematische Gleichungen für die Simulation gelöst werden, sodass ein High-Performance-Cluster (HPC) unerlässlich ist. Diese hochaufgelösten Modelle sind nicht nur Bestandteil eines eigenen Forschungsgebiets, sondern haben auch unterstützenden Einfluss auf die Kraftfeld-Entwicklung. Eine Veröffentlichung zu diesem Gebiet ist: [KHR18]

Desweiteren wird aktiv im Bereich der Lattice-Boltzmann-Methode (LBM) zur numerischen Strömungssimulation geforscht. Mithilfe der LBM können die Navier-Stokes Gleichungen numerisch gelöst und somit Strömungen modelliert werden. Insbesondere zur Erforschung von Turbulenz ist hierzu eine hohe Auflösung und die Verarbeitung großer Datenmengen notwendig. Handelsübliche Workstations sind daher für diese Simulationen ungeeignet. Die LBM ist sehr gut parallelisierbar, weshalb sowohl CPUs mit mehreren Knoten als auch GPUs zum Einsatz kommen. Die in diesem Bereich entstandenen Veröffentlichungen sind: [KWK⁺19, WKK⁺19, KKJ⁺18, KWK⁺18, KKJ⁺17]

Es gab eine Reihe weiterer kleinerer Projekte mit Nutzung des HPC-Clusters. Hierzu die relevanten Veröffentlichungen sind: [GRGG19, KRS19, KBR19, MGO⁺19, DBH⁺19, SHR18a, SHR18d, SHR18c, SHR18b, RGJ⁺18] sowie weiterhin mit Bezug zum HPC-Cluster die Veröffentlichungen [RHS⁺17a, RHS⁺17b]

Name	Projektträger	Programm	Gesamtvolumen	Davon Drittmittel H-BRS
eTa ¹	NRW	FH-Struktur 2017	480.000 EUR	240.000 EUR
ROFEE ²	DBU		206.775 ⁶ EUR	37.546 EUR
KISs-BiS ³	BISp		58.593 EUR	58.593 EUR
FlexHyX ⁴	BMBF	FHprofUnt 2018		561,946 EUR
MICHA ⁵	NRW (MULNV)		24.000 EUR	24.000 EUR
			Summe:	922.085 EUR

Tabelle 4.3: Eingeworbene Projekte und Drittmittel

Durch die Möglichkeit rechenintensive Projekte mit erheblichen Rechenbedarf durchzuführen, war es möglich folgende DFG-Anträge zu stellen: [Rei19, FR19, SR19]. Dank der Projekte, die aufgrund des HPCs durchgeführt werden können, konnten die Drittmittel im Fachgebiet eingeworben werden, die in Tabelle 4.3 aufgelistet sind. Die Projekte eTa, KISs-BiS und MICHA wurden in Zusammenarbeit mit der Forschungsgruppe *Effiziente Mobilität* eingeworben.

4.4 Effiziente Mobilität

Auf dem HPC wurde von der Forschungsgruppe *Effiziente Mobilität* des TREE-Instituts der Hochschule Bonn-Rhein-Sieg in der Projektlaufzeit im Kontext von verschiedenen Fragestellungen Berechnungen durchgeführt. Die Projekte beschäftigten sich mit Optimierung, Simulationen auf verschiedenen Anwendungsfeldern, maschinellem Lernen und computergestützter Kreativität. So wurden z.B. im BMBF geförderten Projekt AErOmAt mit dem freien CFD-Löser OpenFOAM Seitenspiegel für Automobile, Verkleidungen von Velomobilen und Komponenten von E-Scootern optimiert. Die Gesamtzahl der Simulationen belief sich dabei auf mehrere Zehntausend. Hierbei rückte in den vergangenen zwei Jahren die Analyse von Algorithmen zur computergestützten Kreativität zunehmen in den Fokus. Dies wurde erst durch die erhöhte Rechengeschwindigkeit und Parallelität des erweiterten Clusters ermöglicht. Die Ergebnisse zu diesem Forschungsbereich sind veröffentlicht in [Hag17] [GAM17b] [GAM17a] [GAM18b] [GAM18a] [HAB18] [HAB19] [GAM19].

Die Analyse von physikalischen Verhaltenssimulationen in der Robotik war ein weiteres Ergebnis der Arbeit der Forschungsgruppe. Die Arbeiten waren darauf ausgelegt, das Verhalten von Robotern besser vorherzusagen. Diese Vorhersagen wurden dann

¹eTa: Effektive Transport-Alternativen

²ROFEE: Ressourcenoptimierte Fahrzeugteile für die Elektromobilität durch den Einsatz generativer Fertigung

³KISs-BiS: Künstliche Intelligenz für den Spitzensport im Spannungsfeld zwischen Big und Small Data

⁴FlexHyX: Flexibilitätsoptionen regenerativer Wasserstoffherzeugung und -nutzung mittels dezentraler stationärer Metallhydridspeicher und der Integration in Gasnetze

⁵MICHA: Multispectral Imaging for Crop Health Assessment

⁶125.000 EUR, teilt sich auf 3 Parteien auf

anschließend in der Entwicklung von Bewegungsstrategien eingesetzt. Auch hier haben die Möglichkeiten, die die Clustererweiterung bietet, diese Analyse und die Vorhersage erst ermöglicht. Veröffentlichungen mit den Details dazu sind zu finden in [SHG⁺17] [HMA17] [DA18] [DA19] [HZSG19].

Aus dem im Antrag erwähnten laufenden Projekt *Optimierung und Akzeptanz biohybrider Elektromobile* hat sich die Einrichtung eines neuen Forschungsschwerpunkts *eTa - effiziente Transportalternativen* an der H-BRS durch das Land NRW ergeben. In diesem werden unter anderem Projekte zur Optimierung von Ladeinfrastruktur und Verkehrssimulation sowie zum Thema Trainingsmodellierung und -Optimierung im Sportbereich durchgeführt. Zwei weitere Promotionen konnten in diesem Zusammenhang beginnen und zwei Folgeprojekte eingeworben werden. Veröffentlichungen zu diesem Bereich sind [LA17] [LHE⁺18] [LARP19] [ALB19].

In diesem Forschungsbereich wurde weiterhin das vor Projektstart von EI-HPC bereits begonnene BMBF-Projekt AErOmAt unter intensiver Nutzung des Rechenclusters abgeschlossen. Die Projekte eTa, KISs-BiS und MICHA (siehe Tabelle 4.3) wurden in Zusammenarbeit mit der Forschungsgruppe *Molekulare Computersimulationen* eingeworben.

4.5 Alltagsrobuste Roboter

Der Forschungsbereich Autonomous Systems an der Hochschule Bonn-Rhein-Sieg (mit einem eigenständigen Masterstudiengang) beschäftigt sich insbesondere mit Robotern und ihren Anwendungen in alltagstauglichen Szenarien. Dazu wurden in den letzten Jahren Algorithmen aus den Bereichen der Wahrnehmung und des Maschinellen Lernens (ML) immer wichtiger.

Deshalb hat die Nutzung des Hochleistungsclusters der Hochschule für diesen Forschungsbereich stark zugenommen. Insbesondere die Nutzung von speziellen Grafikprozessoren mit Tensoreinheiten als Rechenbeschleuniger ist mittlerweile unerlässlich für das umfangreiche Training von Klassifizierungen / Deep Learning.

Insgesamt wurden 14 Research and Development Projekte (15 ECTS / Laufzeit 8 Monate) und 12 Masterarbeiten abgeschlossen. Darüberhinaus nutzten zwei Doktoranden im Bereich Vision und ML den Cluster.

Die behandelten Themen stammen zum überwiegenden Teil aus dem Überschneidungsbereich von Objektwahrnehmung / Objekt Klassifikation und Deep Learning. Die behandelten Fragestellungen reichen von Design-Space-Exploration, über Zeitreihenanalyse bis hin zur optischen Wahrnehmung in Unterwasser-Sonarbildern. Zwei der Arbeiten wurden als Technical-Reports veröffentlicht [SVT19][Vok19], eine davon wurde mit einem Preis ausgezeichnet (AFCEA Studienpreis 2019, 3. Preis).

Kapitel 5

Nutzen

Die gesamten bewilligten Mittel wurde für die Beschaffung der Cluster-Hardware ausgegeben. Dadurch konnte an der Hochschule Bonn-Rhein-Sieg ein erheblicher Aufwuchs an Rechenkapazität für rechenintensive Anwendungen auf- bzw. ausgebaut werden. Das mit dem EI-HPC Projekt verfolgte primäre Ziel, die für Forschung zur Verfügung stehende Rechenkapazität erheblich zu erhöhen, wurde damit erreicht. Auch die wesentliche Beschleunigung einiger Anwendungsklassen durch hochoptimierte Hardware (hier z.B. Training von Modellen auf neuesten Grafikprozessoren mit Spezialtensoreinheiten) wurde erreicht.

In allen durch das Projekt adressierten Forschungsgebieten wurden rechenintensive Anwendungen in erheblichem Umfang durchgeführt. Dies führte in vielen Bereichen zu neuen wissenschaftlichen Erkenntnissen. Wie im wissenschaftlichen Bereich üblich, wurden die Ergebnisse in unterschiedlicher Form publiziert. Insgesamt sind 47 Publikationen mit Bezug zur Nutzung des Rechenclusters entstanden, davon zahlreiche in renommierten Journalen bzw. in den Proceedings zu renommierten internationalen Konferenzen. Die Liste aller der in Rahmen dieses Projekts erfolgten Veröffentlichungen ist im Literaturverzeichnis angegeben. Ausnahmen, die im zentralen Literaturverzeichnis aufgeführt sind, aber nicht im Rahmen dieses Projekts entstanden sind, sind in diesem Bericht mit einem *-Präfix beim Erstautor gekennzeichnet. Weitere Veröffentlichungen sind in Vorbereitung, aber derzeit noch nicht eingereicht / veröffentlicht. Weiterhin wurde im Kapitel 3 thematisch sortiert auf die entstandenen Publikationen eingegangen.

An Abschlussarbeiten sind mit Bezug zur Rechenclusternutzung insgesamt 39 Masterarbeiten und 18 Bachelorarbeiten erfolgreich abgeschlossen worden. Weitere Arbeiten sind derzeit unter Nutzung des Rechenclusters noch in Bearbeitung.

Im Berichtszeitraum wurden 4 Promotionen abgeschlossen, weitere 10 sind derzeit in Arbeit.

Vom 10.2-6.3.2020 wird in Sankt Augustin eine Winter School Advanced Machine Learning stattfinden, die aus dem Forschungsbereich Autonomous Systems heraus organisiert wird.

Durch die Größe des neuen Rechenclusters (d.h. der Grad der Parallelität) konnte zusätzliche Kompetenz in Bezug auf Skalierungseigenschaften von Verfahren gewonnen

werden. Auf dem früher vorhandenen wesentlich kleineren Rechencluster der Hochschule traten entsprechende Skalierungseffekte (inkl. Skalierungsproblemen) vorher nicht auf. Aufgrund der hohen Auslastung des Gesamtclusters von der Aufnahme des Produktivbetriebs bis heute ist der Nutzen evident: durch den erheblichen Aufwuchs an Rechenleistung und die damit einhergehende Nutzung dieser zusätzlichen Kapazität konnten Forschungsprojekte erst überhaupt durchgeführt werden, indem die Zeitachse durch eine massiv parallele Bearbeitung von Teilberechnungen erheblich reduziert werden konnte. Weiterhin konnte die Qualität von Untersuchungen erheblich gesteigert werden, z.B. durch erheblich erweitertes Traing von Modellen, bessere Auflösungen in Simulationen oder größere Parameterräume, die durchlaufen werden konnten.

Kapitel 6

Schlussbemerkung

Das Fördervorhaben „Enabling Infrastructure for HPC Applications (EI-HPC)“ (EI-HPC) war ein vom Bundesministerium für Bildung und Forschung in den Jahren 2017-2019 gefördertes Infrastrukturprojekt an der Hochschule Bonn-Rhein-Sieg. In diesem Rahmen wurde ein HPC-Cluster angeschafft und in die vorhandene Infrastruktur integriert, um so sehr rechenintensive Anwendungen erst zu ermöglichen.

Vom Beginn der Produktion auf diesem Cluster im September 2017 bis zum Januar 2020 wurden ca. 275.000 Rechenjobs auf diesem Rechnerkomplex ausgeführt. In mehreren Bereichen kam es durch die zur Verfügung stehende und genutzte Rechenkapazität zu neuen Erkenntnissen. Insgesamt 47 Veröffentlichungen sind zu den gewonnenen Ergebnissen entstanden, insgesamt 57 Abschlussarbeiten sind entstanden, 4 Promotionen abgeschlossen und es gibt 10 weitere laufende Promotionsverfahren, die alle von der Nutzung der Rechenkapazitäten profitieren. Mehrere neue Forschungsvorhaben konnten eingeworben werden, die wiederum dieses Rechencluster nutzen werden.

Wir danken dem Bundesministerium für Bildung und Forschung für die Bereitstellung der Mittel und dem Projektträger VDI Technologiezentrum GmbH für die gute Projektbegleitung.

Sankt Augustin, den 23. Januar 2020

A handwritten signature in blue ink that reads "Rudolf Berrendorf". The signature is written in a cursive, flowing style.

(Prof. Dr. Rudolf Berrendorf)

Literaturverzeichnis

- [ALB19] ASTEROTH, Alexander ; LUDWIG, Melanie ; BACH, Kevin: Probabilistic Performance Profiling. In: *International Symposium on Computer Science in Sport* Springer, Cham, 2019, S. 123–131
- [BFRK19] BERNARDI, Austen ; FALLER, Roland ; REITH, Dirk ; KIRSCHNER, Karl N.: ACPYPE update for nonuniform 1-4 scale factors: Conversion of the GLYCAM06 force field from AMBER to GROMACS. In: *SoftwareX* 10 (2019), S. 100241. <http://dx.doi.org/10.1016/j.softx.2019.100241>. – DOI 10.1016/j.softx.2019.100241. – ISSN 2352–7110
- [*Bo16] *BOECKEM, Sebastian: *A Survey on Sparse Matrix Formats*, Hochschule Bonn-Rhein-Sieg, Fachbereich Informatik, Bachelor Thesis, 2016
- [Bri17] BRILZ, Daniel: *Parallelization Techniques for Preconditioners*, Hochschule Bonn-Rhein-Sieg, Fachbereich Informatik, Master Thesis, 2017
- [*Bu16] *BUNDESMINISTERIUM FÜR BILDUNG UND FORSCHUNG: *Richtlinie zur Förderung von strategischen Investitionen an Fachhochschulen (FHInvest) im Rahmen des Programms Forschung an Fachhochschulen*. Bundesanzeiger, 9. Februar 2016
- [DA18] DRAK, Ahmad ; ASTEROTH, Alexander: Towards Finding an Optimal Flight Zone for a Side-by-Side Tracking UAV wrt Extraction of Dynamic Vector Fields. In: *2018 International Arab Conference on Information Technology (ACIT)* IEEE, 2018, S. 1–7
- [DA19] DRAK, Ahmad ; ASTEROTH, Alexander: Autonomous Track and Follow UAV for Aerodynamic Analysis of Vehicles. In: *INTERNATIONAL ARAB JOURNAL OF INFORMATION TECHNOLOGY* 16 (2019), Nr. 3 A, S. 587–593
- [DBH⁺19] DORP, Esther R. ; BLUME, Christian ; HAEDECKE, Tobias ; PATA, Vladimir ; REITH, Dirk ; BRUCH, Olaf ; MÖGINGER, Bernhard ; HAUSNEROVA, Berenika: Process-dependent structural and deformation properties of extrusion blow molding parts. In: *Polymer Testing* 77 (2019), 105903. <http://dx.doi.org/https://doi.org/10.1016/j.polymeresting.2019.105903>. –

- DOI <https://doi.org/10.1016/j.polymertesting.2019.105903>. – ISSN 0142–9418
- [DH10] *DAVIS, T. A. ; HU, Y.: The University of Florida Sparse Matrix Collection. In: *ACM Trans. Math. Softw.* 38 (2010), November, Nr. 1, S. 1:1–1:25
- [DHK] *DAVIS, Tim ; HU, Yifan ; ; KOLODZIEJ, Scott: *SuiteSparse Matrix Collection*. <https://sparse.tamu.edu/>. – retrieved: Januar 2020
- [EBM17] ECKER, Jan P. ; BERRENDORF, Rudolf ; MANNUS, Florian: New Efficient General Sparse Matrix Formats for Parallel SpMV Operations. In: FRANCISCO F. RIVERA, Jose C. C. Tomas F. Pena P. Tomas F. Pena (Hrsg.): *Proc. 23th Intl. European Conference on Parallel and Distributed Computing (Euro-Par 2017)* Bd. 10417, 2017 (Lecture Notes in Computer Science (LNCS)), S. 523–537
- [FR19] FOYSI, Holger ; REITH, Dirk: *ColtBig: Compressible and thermal lattice Boltzmann methods on interpolation-based grids*. 2019. – DFG Antrag
- [GAM17a] GAIER, Adam ; ASTEROTH, Alexander ; MOURET, Jean-Baptiste: Aerodynamic design exploration through surrogate-assisted illumination. In: *18th AIAA/ISSMO Multidisciplinary Analysis and Optimization Conference*, 2017, S. 3330
- [GAM17b] GAIER, Adam ; ASTEROTH, Alexander ; MOURET, Jean-Baptiste: Data-efficient exploration, optimization, and modeling of diverse designs through surrogate-assisted illumination. In: *Proceedings of the Genetic and Evolutionary Computation Conference* ACM, 2017, S. 99–106
- [GAM18a] GAIER, Adam ; ASTEROTH, Alexander ; MOURET, Jean-Baptiste: Data-efficient design exploration through surrogate-assisted illumination. In: *Evolutionary computation* 26 (2018), Nr. 3, S. 381–410
- [GAM18b] GAIER, Adam ; ASTEROTH, Alexander ; MOURET, Jean-Baptiste: Data-efficient neuroevolution with kernel-based surrogate models. In: *Proceedings of the Genetic and Evolutionary Computation Conference* ACM, 2018, S. 85–92
- [GAM19] GAIER, Adam ; ASTEROTH, Alexander ; MOURET, Jean-Baptiste: Are quality diversity algorithms better at generating stepping stones than objective-based search? In: *Proceedings of the Genetic and Evolutionary Computation Conference Companion*, 2019, S. 115–116
- [GRGG19] GROSS, Ingo ; REITH, Dirk ; GREIN, Martina ; GROSS, Iris: Deeper Theoretical Understanding by Means of Practical Experience in Electric and Electronic Circuits for Freshmen. In: *2019 IEEE Global Engineering Education Conference (EDUCON)*, Dubai, United Arab Emirates, 8-11 April

- 2019, IEEE, 2019 (2019 IEEE Global Engineering Education Conference (EDUCON), Dubai, United Arab Emirates, 8-11 April 2019). – ISBN 978–1–5386–9506–7, S. 781 – 786
- [HAB18] HAGG, Alexander ; ASTEROTH, Alexander ; BÄCK, Thomas: Prototype discovery using quality-diversity. In: *International Conference on Parallel Problem Solving from Nature* Springer, Cham, 2018, S. 500–511
- [HAB19] HAGG, Alexander ; ASTEROTH, Alexander ; BÄCK, Thomas: Modeling user selection in quality diversity. In: *Proceedings of the Genetic and Evolutionary Computation Conference*, 2019, S. 116–124
- [Hag17] HAGG, Alexander: Hierarchical surrogate modeling for illumination algorithms. In: *Proceedings of the Genetic and Evolutionary Computation Conference Companion* ACM, 2017, S. 1407–1410
- [Han17] HANNEMANN, Philipp: *Accelerating the Sparse-Matrix-Vector-Multiplication using Task Parallelism*, Hochschule Bonn-Rhein-Sieg, Fachbereich Informatik, Master Thesis, 2017
- [HKK⁺17] HÜLSMANN, Marco ; KLAASSEN, Bernhard ; KRÄMER, Andreas ; KRÄMER-FUHRMANN, Ottmar ; PANGALELA, Tosawi ; REITH, Dirk ; HACK, Klaus ; LINDEN, Johannes: Calculation of Chemical Equilibria in Multi-Phase: Multicomponent Systems. Version:2017. http://dx.doi.org/10.1007/978-3-319-62458-7_1. In: *Griebel, Schüller et al. (Hg.): Scientific Computing and Algorithms in Industrial Simulations: Projects and Products of Fraunhofer SCAI*. Cham : Springer, 2017 (Griebel, Schüller et al. (Hg.): Scientific Computing and Algorithms in Industrial Simulations: Projects and Products of Fraunhofer SCAI). – DOI 10.1007/978-3-319-62458-7_1. – ISBN 978-3-319-62457-0, S. 3 – 24
- [HMA17] HAGG, Alexander ; MENSING, Maximilian ; ASTEROTH, Alexander: Evolving parsimonious networks by mixing activation functions. In: *Proceedings of the Genetic and Evolutionary Computation Conference* ACM, 2017, S. 425–432
- [HZSG19] HAGG, Alexander ; ZAEFFERER, Martin ; STORK, Jörg ; GAIER, Adam: Prediction of neural network performance by phenotypic modeling. In: *Proceedings of the Genetic and Evolutionary Computation Conference Companion*, 2019, S. 1576–1582
- [KBR19] KIRSCHNER, Karl ; BODE, Jürgen ; REITH, Dirk: The International Chair - Concept and Benefits of a New Interdisciplinary Faculty Position. In: *2019 IEEE Global Engineering Education Conference (EDUCON), Dubai, United*

- Arab Emirates, 8-11 April 2019*, IEEE, 2019 (2019 IEEE Global Engineering Education Conference (EDUCON), Dubai, United Arab Emirates, 8-11 April 2019). – ISBN 978–1–5386–9506–7, S. 775 – 780
- [KHR18] KIRSCHNER, Karl N. ; HEIDEN, Wolfgang ; REITH, Dirk: Small Alcohols Revisited: CCSD(T) Relative Potential Energies for the Minima, First- and Second-Order Saddle Points, and Torsion-Coupled Surfaces. In: *ACS Omega* 3 (2018), Nr. 1, 419 – 432. <http://dx.doi.org/10.1021/acsomega.7b01367>. – DOI 10.1021/acsomega.7b01367. – ISSN 2470–1343
- [KKJ⁺17] KÜLLMER, Knut ; KRÄMER, Andreas ; JOPPICH, Wolfgang ; REITH, Dirk ; FOYSI, Holger: *The influence of forcing schemes on the diffusion properties in pseudopotential-based Lattice Boltzmann models for multicomponent flows*. Version: 2017. <http://dx.doi.org/urn:nbn:de:hbz:467-12213>
- [KKJ⁺18] KÜLLMER, Knut ; KRÄMER, Andreas ; JOPPICH, Wolfgang ; REITH, Dirk ; FOYSI, Holger: Transition point prediction in a multicomponent lattice Boltzmann model: Forcing scheme dependencies. In: *Phys. Rev. E (Physical Review E)* 97 (2018), S. 23313. <http://dx.doi.org/10.1103/PhysRevE.97.023313>. – DOI 10.1103/PhysRevE.97.023313. – ISSN 2470–0045
- [KPH⁺17] KRAEMER, Andreas ; PICKARD, Frank ; HUANG, Jing ; VENABLE, Richard ; REITH, Dirk ; KIRSCHNER, Karl ; PASTOR, Richard ; BROOKS, Bernard: Comparison and optimization of fixed-point charge and polarizable force fields for the simulation of water-alkane systems. In: *Abstracts of Papers, 254th ACS National Meeting & Exposition, Washington, DC, USA, August 20-24, 2017*. Washington, DC : American Chemical Society, 2017 (Abstracts of Papers, 254th ACS National Meeting & Exposition, Washington, DC, USA, August 20-24, 2017), S. COMP–315
- [KPH⁺19] KRÄMER, Andreas ; PICKARD, Frank C. ; HUANG, Jing ; VENABLE, Richard M. ; SIMMONETT, Andrew C. ; REITH, Dirk ; KIRSCHNER, Karl N. ; PASTOR, Richard W. ; BROOKS, Bernard R.: Interactions of Water and Alkanes: Modifying Additive Force Fields to Account for Polarization Effects. In: *Journal of Chemical Theory and Computation* 15 (2019), Nr. 6, S. 3854 – 3867. <http://dx.doi.org/10.1021/acs.jctc.9b00016>. – DOI 10.1021/acs.jctc.9b00016. – ISSN 1549–9618
- [KRS19] KLEINERT, Jan ; REITH, Dirk ; STEINEBACH, Gerd: *Modellbildung-und-Simulation: Online Lehrbuch*
- [KSH⁺17] KÖDDERMANN, Thorsten ; SCHENK, Martin R. ; HÜLSMANN, Marco ; KRÄMER, Andreas ; KIRSCHNER, Karl N. ; REITH, Dirk: Molecular Dynamics Simulation of Membrane Free Energy Profiles Using Accurate Force Field for Ionic Liquids. Version: 2017. <http://dx.doi.org/10.1007/>

- 978-3-319-62458-7_14. In: *Griebel, Schüller et al. (Hg.): Scientific Computing and Algorithms in Industrial Simulations: Projects and Products of Fraunhofer SCAI*. Cham : Springer, 2017 (Griebel, Schüller et al. (Hg.): Scientific Computing and Algorithms in Industrial Simulations: Projects and Products of Fraunhofer SCAI). – DOI 10.1007/978-3-319-62458-7_14. – ISBN 978-3-319-62457-0, S. 265 – 284
- [KSK⁺17] KNAUER, Sandra ; SCHENK, Martin R. ; KÖDDERMANN, Thorsten ; REITH, Dirk ; JAEGER, Philip: Interfacial Tension and Related Properties of Ionic Liquids in CH₄ and CO₂ at Elevated Pressures: Experimental Data and Molecular Dynamics Simulation. In: *J. Chem. Eng. Data (Journal of Chemical & Engineering Data)* 62 (2017), Nr. 8, S. 2234 – 2243. <http://dx.doi.org/10.1021/acs.jced.6b00751>. – DOI 10.1021/acs.jced.6b00751. – ISSN 0021-9568
- [KWK⁺18] KRÄMER, Andreas ; WILDE, Dominik ; KÜLLMER, Knut ; REITH, Dirk ; FOYSI, Holger ; JOPPICH, Wolfgang: Lattice Boltzmann simulations on irregular grids: Introduction of the NATrium library. In: *Computers & Mathematics with Applications* (2018). <http://dx.doi.org/10.1016/j.camwa.2018.10.041>. – DOI 10.1016/j.camwa.2018.10.041. – ISSN 0898-1221
- [KWK⁺19] KRÄMER, Andreas ; WILDE, Dominik ; KÜLLMER, Knut ; REITH, Dirk ; FOYSI, Holger: Pseudoentropic derivation of the regularized lattice Boltzmann method. In: *Phys. Rev. E* 100 (2019), Aug, 023302. <http://dx.doi.org/10.1103/PhysRevE.100.023302>. – DOI 10.1103/PhysRevE.100.023302
- [LA17] LUDWIG, Melanie ; ASTEROTH, Alexander: Preload for a More Reasonable Performance Prediction with the Fitness Fatigue Model. (2017)
- [LARP19] LUDWIG, Melanie ; ASTEROTH, Alexander ; RASCHE, Christian ; PFEIFFER, Mark: Including the Past: Performance Modeling Using a Preload Concept by Means of the Fitness-Fatigue Model. In: *International Journal of Computer Science in Sport* 18 (2019), Nr. 1, S. 115–134
- [LHE⁺18] LUDWIG, Melanie ; HOFFMANN, Katrin ; ENDLER, Stefan ; ASTEROTH, Alexander ; WIEMEYER, Josef: Measurement, Prediction, and Control of Individual Heart Rate Responses to Exercise—Basics and Options for Wearable Devices. In: *Frontiers in physiology* 9 (2018)
- [LV15] *LIU, Weifeng ; VINTER, Brian: CSR5: An Efficient Storage Format for Cross-Platform Sparse Matrix-Vector Multiplication. In: *Proc. 29th Intl. Conference on Supercomputing (ICS'15)* ACM, 2015, S. 339–350

- [MGO⁺19] MICHELS, P. ; GROMMES, D. ; OECKERATH, A. ; REITH, D. ; BRUCH, O.: An integrative simulation concept for extrusion blow molded plastic bottles. In: *Finite Elements in Analysis and Design* 164 (2019), S. 69 – 78. <http://dx.doi.org/10.1016/j.finel.2019.06.008>. – DOI 10.1016/j.finel.2019.06.008. – ISSN 0168–874X
- [NBM18] NEUGEBAUER, Christian ; BERRENDORF, Rudolf ; MANNUS, Florian: Improving the Performance of Parallel SpMV Operations on NUMA Systems with Adaptive Load Balancing. In: *Proceedings ParCo 2017*, IOS Press, 2018, S. 445–454. – Advances in Parallel Computing Vol. 32
- [*Op18] *OPENMP ARCHITECTURE REVIEW BOARD (Hrsg.): *OpenMP Application Program Interface*. 5.0. <http://www.openmp.org/>: *OpenMP Architecture Review Board, November 2018. – retrieved: Januar 2020
- [RBE⁺17] RAZZAQ, Javed ; BERRENDORF, Rudolf ; ECKER, Jan P. ; HACK, Soenke ; WEIERSTALL, Max ; MANNUS, Florian: The DynB Sparse Matrix Format Using Variable Sized 2D Blocks for Efficient Sparse Matrix Vector Multiplications With General Sparse Matrices. In: *International Journal On Advances in Intelligent Systems* Bd. 10, 2017, S. 48–58
- [Rei19] REITH, Dirk: *Automatisierte und flexible Entwicklung molekularer Modelle*. 06 2019. – DFG Antrag
- [RGJ⁺18] REITH, Dirk ; GEILEN, Johannes ; JOPPICH, Wolfgang ; BRUCH, Olaf ; MÖGINGER, Bernhard ; DORP, Esther R. ; GROMMES, Dirk ; MICHELS, Patrick ; SCHIRRMEISTER, Christopher: Ressourcenoptimierte Bauteilentwicklung durch systematische Verzahnung von Experiment und multiskaligen Simulationsansätzen, Akronym: ReBauVES / TIB Technische Informationsbibliothek. Version: 2018. <http://dx.doi.org/10.2314/KXP:1668297248>. Hannover, 2018. – Forschungsbericht. – 47 S.
- [RHS⁺17a] REITH, Dirk ; HAEDECKE, Tobias ; SCHULZ, Elena ; LANGEL, Lutz ; GE-MEIN, Lukas ; GROSS, Iris: The BRSU Race Academy: A Tutored Peer-Teaching Learning Approach. In: *Auer, Guralnick et al. (Eds.): Interactive Collaborative Learning. Proceedings of the 19th ICL Conference, Vol. 2. Advances in Intelligent Systems and Computing, Vol. 545*. Cham : Springer, 2017 (Auer, Guralnick et al. (Eds.): *Interactive Collaborative Learning. Proceedings of the 19th ICL Conference, Vol. 2. Advances in Intelligent Systems and Computing, Vol. 545*). – ISBN 978–3–319–50339–4, S. 166 – 174
- [RHS⁺17b] REITH, Dirk ; HAEDECKE, Tobias ; SCHULZ, Elena ; LANGEL, Lutz ; GE-MEIN, Lukas ; GROSS, Iris: Practical undergraduate projects within the BR-SU race academy: An example for conducting a new tutored peer-teaching

- learning approach. In: *Proceedings of 2017 IEEE Global Engineering Education Conference (EDUCON), 25-28 April 2017, Athens, Greece*, IEEE, 2017 (Proceedings of 2017 IEEE Global Engineering Education Conference (EDUCON), 25-28 April 2017, Athens, Greece). – ISBN 978–1–5090–5467–1, S. 146 – 151
- [*Sa03] *SAAD, Yousef: *Iterative Methods for Sparse Linear Systems*. second. SIAM, 2003
- [SHG⁺17] SPIEKER, Helge ; HAGG, Alexander ; GAIER, Adam ; MEILINGER, Stefanie ; ASTEROTH, Alexander: Multi-stage evolution of single-and multi-objective MCLP. In: *Soft Computing* 21 (2017), Nr. 17, S. 4859–4872
- [SHR18a] SCHMAHL, Christoph ; HILDEBRANDT, Wolfgang ; REITH, Dirk: Efficiency Improvements of Electrical and Conventional Vehicles. In: *MTZ Worldwide (MTZ worldwide)* 79 (2018), Nr. 4, S. 38 – 43. <http://dx.doi.org/10.1007/s38313-018-0004-x>. – DOI 10.1007/s38313-018-0004-x. – ISSN 2192–9114
- [SHR18b] SCHMAHL, Christoph ; HILDEBRANDT, Wolfgang ; REITH, Dirk: Effizienzverbesserungen elektrischer und konventioneller Fahrzeuge. In: *MTZ Motortech Z (MTZ - Motortechnische Zeitschrift)* 79 (2018), Nr. 4, S. 40 – 45. <http://dx.doi.org/10.1007/s35146-018-0006-x>. – DOI 10.1007/s35146-018-0006-x. – ISSN 0024–8525
- [SHR18c] SCHMAHL, Christoph ; HILDEBRANDT, Wolfgang ; REITH, Dirk: Der Einfluss von Wirkungsgradverbesserungen im Antriebsstrang auf die Energieeffizienz des Gesamtfahrzeugs - elektrische und konventionelle Antriebssysteme im Vergleich. In: *Liebl (Hg.): Reibungsminimierung im Antriebsstrang 2017. Systemverständnis eröffnet zukünftige Wege, 6. ATZ-Fachtagung Tribologie*. Wiesbaden : Springer Vieweg, 2018 (Liebl (Hg.): Reibungsminimierung im Antriebsstrang 2017. Systemverständnis eröffnet zukünftige Wege, 6. ATZ-Fachtagung Tribologie). – ISBN 978–3–658–23146–0, S. 65 – 80
- [SHR18d] SCHMAHL, Christoph ; HILDEBRANDT, Wolfgang ; REITH, Dirk: The impact of efficiency enhanced drivetrain components on the energy consumption of electric and conventional vehicles. In: *Dritev: International VDI Congress Dritev - Drivetrain for Vehicles, EDrive, Transmissions in Mobile Machines, June 27 and 28, 2018, Bonn*. Düsseldorf : VDI-Verlag, 2018 (Dritev: International VDI Congress Dritev - Drivetrain for Vehicles, EDrive, Transmissions in Mobile Machines, June 27 and 28, 2018, Bonn). – ISBN 978–3–18–092328–4, S. 119 – 129
- [SKR17] SCHENK, Martin R. ; KIRSCHNER, Karl N. ; REITH, Dirk: Kraftfeldentwicklung für molekulare Simulationen - Einfluss der Auswahl verschiedener

- Punktladungssätze auf potentielle Energien und ausgewählte thermodynamische Observablen. In: *Holzauer, Obergassel et al. (Hg.): Ressourcen-Wissen: Hebung ungenutzter Potenziale, Tagungsband Vortragsveranstaltung der Fachgruppe Ressourcen des Graduierteninstitutes NRW, 16. März 2017*, Graduierteninstitut NRW, 2017 (Holzauer, Obergassel et al. (Hg.): Ressourcen-Wissen: Hebung ungenutzter Potenziale, Tagungsband Vortragsveranstaltung der Fachgruppe Ressourcen des Graduierteninstitutes NRW, 16. März 2017). – ISBN 978-3-9819028-1-5, S. 155 – 162
- [SR19] SCHULZE, Karl N. Margit Kirschner K. Margit Kirschner ; ; REITH, Dirk: *Application methodology of machine learning and quantum computing tools in analysis and structure elucidation of lignocellulose feedstock*. 2019. – DFG Antrag
- [SVT19] SOFI, Nour ; VALDENEGRO-TORO, Matias: Data augmentation with Symbolic-to-Real Image Translation GANs for Traffic Sign Recognition. In: *arXiv preprint <http://arxiv.org/abs/1907.12902>* (2019)
- [VBB⁺18] VRABEC, Jadran ; BERNREUTHER, Martin ; BUNGARTZ, Hans-Joachim ; CHEN, Wei-Lin ; CORDES, Wilfried ; FINGERHUT, Robin ; GLASS, Colin W. ; GMEHLING, Jürgen ; HAMBURGER, Rene ; HEILIG, Manfred ; HEINEN, Matthias ; HORSCH, Martin T. ; HŠIEH, Chieh-Ming ; HÜLSMANN, Marco ; JÄGER, Philip ; KLEIN, Peter ; KNAUER, Sandra ; KÖDDERMANN, Thorsten ; KÖSTER, Andreas ; LANGENBACH, Kai ; LIN, Shiang-Tai ; NEUMANN, Philipp ; RAREY, Jürgen ; REITH, Dirk ; RUTKAI, Gábor ; SCHAPPALS, Michael ; SCHENK, Martin R. ; SCHEDEMANN, Andre ; SCHÖNHERR, Mandes ; SECKLER, Steffen ; STEPHAN, Simon ; STÖBENER, Katrin ; TCHIPEV, Nikola ; WAFAI, Amer ; WERTH, Stephan ; HASSE, Hans: SkaSim - Skalierbare HPC-Software für molekulare Simulationen in der chemischen Industrie. In: *CIT (Chemie Ingenieur Technik)* 90 (2018), Nr. 3, S. 295 – 306. <http://dx.doi.org/10.1002/cite.201700113>. – DOI 10.1002/cite.201700113. – ISSN 0009-286X
- [Vok19] VOKUDA, Priyanka S.: Interactive Object Detection / Hochschule Bonn-Rhein-Sieg, Fachbereich Informatik. Version: 2019. <http://dx.doi.org/https://doi.org/10.18418/978-3-96043-072-8>. Sankt Augustin, 2019. – Forschungsbericht. – 65 S.
- [Wei17] WEIERSTALL, Maximilian: *Efficient Redistribution fo Sparse Matrices in MPI*, Hochschule Bonn-Rhein-Sieg, Fachbereich Informatik, Master Thesis, 2017
- [WKK⁺19] WILDE, Dominik ; KRÄMER, Andreas ; KÜLLMER, Knut ; FOYSI, Holger ; REITH, Dirk: Multistep Lattice Boltzmann Methods: Theory and Applications. In: *International Journal for Numerical Methods in Fluids* 90

(2019), Nr. 3, S. 156 – 169. <http://dx.doi.org/10.1002/fld.4716>. – DOI
10.1002/fld.4716. – ISSN 0271–2091

Publikationen mit einem *-Präfix des Erstautors sind außerhalb dieses Projekts entstanden.

